

具27dBm線性功率與-47dBc ACLR之2.6 GHz 5G 小型基站射頻功率放大器

A 2.6 GHz RF Power Amplifier with 27 dBm Linear Power and -47 dBc ACLR for 5G Small Cell Applications

李威璵 沈稚鈞 王士鳴
Wei-Tsung Li, Chih-Chun Shen, Shih-Ming Wang

中文摘要

—2.5到2.7 GHz應用於第五代行動通訊的小型基地台功率放大器透過砷化鎵製程來實現，為了滿足第五代行動通訊的高線性需求，建議的偏壓電路必須要同時補償增益誤差和相位誤差，透過適當的設計，功率級電晶體達到34 dBm和53.9 %的高效率。此外，為了達到大於30 dB的增益，我們設計兩級驅動級電晶體，搭配功率級電晶體，整合實現一功率放大器晶片，當用頻寬20MHz的標準第五代行動通訊訊號饋入功率放大器時，並在相鄰通道功率比(Adjacent Channel Power Ratio ; ACPR)為-47 dBc下，其線性輸出功率和效率(Power Added Efficiency ; PAE)分別為25dBm及17%。最後，為了滿足第五代行動通訊長距離傳輸的需求，使用兩個功率放大器搭配90度耦合器進行功率合併，來達到線性功率27dBm及效率大於15%之特性。

Abstract

A broadband RFIC power amplifier covering 2.5 to 2.7 GHz band and targeting 5G small-cell applications has been implemented through GaAs HBT technology. To meet high linearity requirements of 5G small-cell applications, the proposed linearization bias circuit has the characteristics of gain and phase compensations for the proposed power amplifier. The power stage achieves 1-dB compression point (P1dB) of 34 dBm and the power-added efficiency (PAE) at P1dB of 53.9%. In addition, to achieve greater than 30 dB small signal gain of the power amplifier, two driver stages are implemented and incorporated with the proposed power stage. When the proposed power amplifier is tested with the standard 5G 20 MHz signal, the output power and PAE with -47 dBc adjacent channel leakage ratio (ACLR) are 25 dBm and 17 %, respectively. Finally, to satisfy 5G long distance transmission requirements, combination with the output power of two proposed power amplifiers accomplishes linear output power of 27 dBm and superior than PAE of 15% by utilizing quadrature hybrid couplers.

關鍵詞(Key Words)

相鄰通道功率比 (Adjacent Channel Leakage Ratio ; ACLR)
功率放大器 (Power Amplifier)
90度耦合器 (Quadrature Hybrid)
平衡式功率放大器 (Balance Power Amplifier)
線性偏壓電路 (Linearization Bias Circuit)
效率 (Power Added Efficiency ; PAE)

1 · 前言

由於智慧型手持裝置的普及，行動上網的人口數與裝置數量急劇攀升，眾多的應用與高解析度的影音傳輸，使得無線數據資料傳輸量呈現指數趨勢的成長。面對無線資料傳輸的龐大需求，也使得電信業者/營運商過去的基地台佈建策略必須有所調整，過去透過大型基地台(Macro cell)去維持2G、3G到4G通訊系統的基地台佈建策略，傳輸品質已無法滿足各種新興應用，而新興佈建成本也不符合商業利益，故近年來，各大研究機構紛紛提出以小型基地台(Small Cell)做為4G跨到5G的技術橋樑，透過有計畫性的佈建小型基地台，與大型基地台形成良性協同運作，達成收訊無死角與容許高密度接取的能力。

小型基地台可以在有執照頻譜(LTE)及無需執照頻譜(WiFi)中運作，發射功率為10mW~10W是一種低功率的無線接入節點，其涵蓋範圍由10公尺至於2公里，主要可分為Femto Cell、Pico Cell與Micro Cell等三類。第一類為Femto Cell-家庭基地台，發射功率為10mW~100mW，一般用在家庭室內或小的商業機構中使用，每個基地台可容納4-8人家庭或16~32人企業，涵蓋距離為10~50公尺左右。第二類為Pico Cell-熱點基地台，發射功率為250mW，適用於人群聚集的室內外公共區域，例如商業大樓、大型廣場及巴士/火車站/機場等處，每個基地台可容納64~128個用戶，涵蓋距離為200~500公尺左右，可有效補充網路容量，可幫助電信商以最小的發射功率、干擾，做到對行動用戶的服務。第三類為Micro Cell區域型基地台，是一種戶外式的小型基地台，發射功率為2W~10W，適用於小型城市，每個基地台可容納128~256個用戶，涵蓋距離為2公里~5公里以內。Small Cell能於局部小區域連接多個用戶端的特點，也為5G物聯網的技術基礎。

綜觀LTE大多數的成熟熱門通訊頻帶(Band1-Band20)，其有效RF頻寬多落於10-60MHz

之內，而3GPP聯盟為求有效提升通訊傳輸速度，於近年不斷加入具有高通訊頻寬的新興射頻頻帶，如Band41 (RF於2.6GHz)總頻寬194MHz、Band42 (RF於3.5GHz)總頻寬200MHz、Band43 (3.7GHz)總頻寬200MHz以及5GHz頻帶高達775MHz的總頻寬，上述新興頻帶中，以2.6GHz頻帶相對較成熟，主要是基於2.6GHz WiMAX系統於世界各國留下的相關軟體與法規基礎，以及其與LTE Band7、Band38部分相容的緣故，故目前全球已有27%的LTE電信商網路採用2.6GHz頻段。因此，為了滿足LTE新興頻帶之需求，我們投入2.6GHz頻帶之功率放大器開發，從線性偏壓電路的原理與設計到整體三級功率放大器的建構與測試，都將於本文作深入的討論。

2 · 相關研究

一個具體提升功率放大器線性度的作法為使用傳統射級隨藕偏壓電路(Emitter Follower)[1]，圖一為一具有射級隨藕偏壓電路(Emitter Follower Bias Circuit)的砷化鎵功率放大器，隨著輸入功率放大器電晶體Q1基極端的輸入訊號增加，偏壓電晶體Q2將會適應性的提供較多的偏壓電流到功率放大器電晶體Q1基極端，藉此維持功率放大器電晶體Q1操作於線性區間。

然而，當功率放大器的線性需求提升到基站規格，針對功率放大器電晶體Q1的線性需求提升許多，只由偏壓電晶體Q2的射級來提供饋入功率放大器電晶體Q1偏壓電流的方式，可能不足以滿足此極端線性需求。為了要克服上述問題，改善的偏壓電路需要具有兩個特性，其一為較敏感於輸入功率大小變化的特性；其二如圖二所示，為具有增益放大(Gain Expansion)與相位壓縮(Phase Compression)的特性，以補償功率電晶體Q1的增益壓縮(Gain Compression)與相位放大(Phase Expansion)，所以可以改善功率放大器電路的線性度。

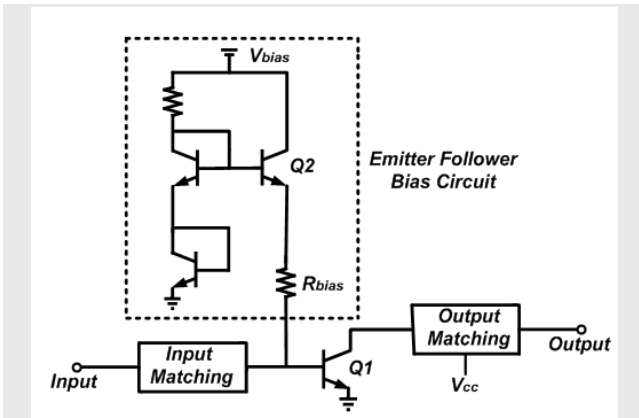


圖 1 一具有射級隨藕偏壓電路(Emitter Follower Bias Circuit)的砷化鎵功率放大器。

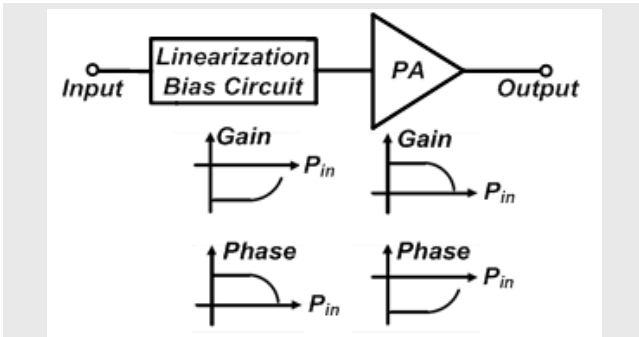


圖 2 改良式線性偏壓電路物理特性。

3. 改良式線性偏壓電路設計

搜尋過線性射級隨藕偏壓電路 [1]-[4] 的文獻後，我們提出如圖三之改良式線性偏壓電路設計，其主要結構包含可變電阻電路 M1、波包檢測(Envelope Detecting)電路 L1 和 C2 與控制電路 M2。適當選取偏壓 V1 和 V2，來讓 M2 電晶體操作在飽和區(Saturation Region)，使其特性如同一可變電阻，此時可變電阻電路 M1，可根據輸入訊號 Input 的功率增加來動態增加其等效電阻值。當輸入訊號 Input 的功率小時，可變電阻電路 M1 的電阻值較低。當輸入訊號 Input 的功率大時，可變電阻電路 M1 的電阻值較高。

透過圖四和五來分別顯示功率放大器電路處於輸入訊號 Input 的功率大和小情況下的示意圖。如圖四所示，當輸入訊號 Input 為小訊號時，大部分的輸入訊號 Input 饋入至可變電阻電路 M1，小部分的輸入訊號 Input 饋入至功率電晶體 Q1，所以，功率放大器的增益較低。如圖五所示，當輸入訊號 Input 為大訊號時，小部分的輸入訊號 Input 饋入至可變電阻電路 M1，大部分的輸入訊

號 Input 饋入至功率電晶體 Q1，所以，功率放大器的增益較高。因此可讓線性偏壓電路具有增益放大 (Gain Expansion) 與相位壓縮 (Phase Compression) 的特性，以補償功率電晶體的增益壓縮 (Gain Compression) 與相位放大 (Phase Expansion)，並增加功率放大器電路的線性度。

波包檢測電路 L1 和 C2 可檢測輸入訊號 Input 的相位和振幅，來動態控制可變電阻電路 M1 的電阻值，使線性偏壓電路較敏感於輸入功率大小和相位的變化，並且適應性抑制 IM3 藉此改善功率電晶體 Q1 在高輸出功率時的 ACPR。圖六比較在相同線性度的前提下，有無波包檢測電路對於功率放大器在高或低功率模態時的耗電情況，從中可得知雖然在高功率模態時 (high power mode; P_{sat})，有無波包檢測電路對於功率放大器的耗電影響不大，但在低功率模態時 (low power mode; P_{linear})，利用波包檢測電路適應性調整可變電阻電路 M1 的電阻值，可使功率放大器的電流消耗大幅減少，提升功率放大器操作在線性區間的效率。

控制電路 M2 電晶體操作在飽和區 (saturation region)，此時特性如同一開關電路，透過 Power Detector 檢測 Q1 電晶體的輸出功率後，動態回授控制 M2 的基極電壓，可以使得線性偏壓電路對於輸入功率電晶體 Q1 的訊號更為敏感，有助於當 Q1 電晶體操作在低功率區時，提供低的靜態電流；當 Q1 電晶體操作在高功率區時，提供足夠的動態電流。

運用上述技術所構成的改良式線性偏壓電路，可以同時幫助功率放大器達到低耗電及高線性輸出功率的偏壓電路，應用此技術可以提升功率放大器的性能，使其足以應用於小型基地台之中。

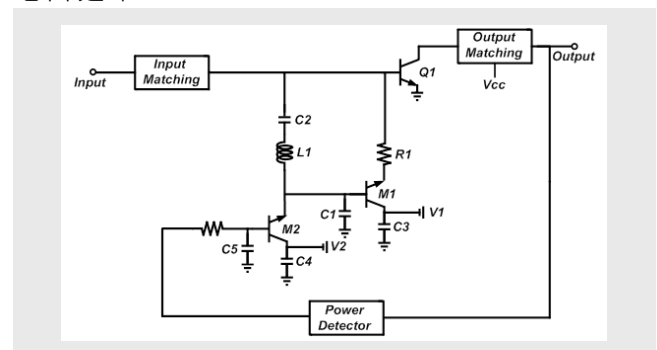


圖 3 改良式線性偏壓電路設計

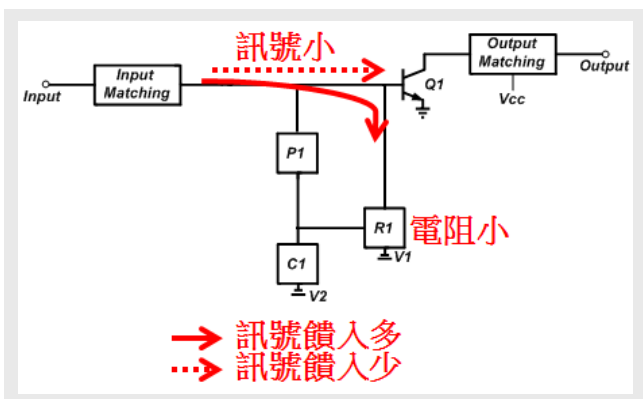


圖 4 功率放大器電路處於輸入訊號Input的功率小的情況下的示意圖(P1為波包檢測電路，R1為可變電阻電路，而C1為控制電路)。

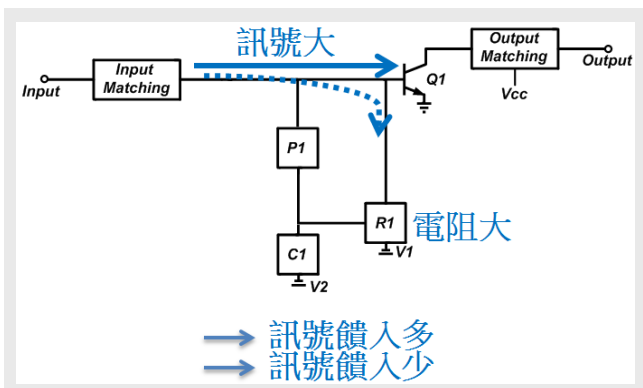


圖 5 功率放大器電路處於輸入訊號Input的功率大的情況下的示意圖(P1為波包檢測電路，R1為可變電阻電路，而C1為控制電路)。

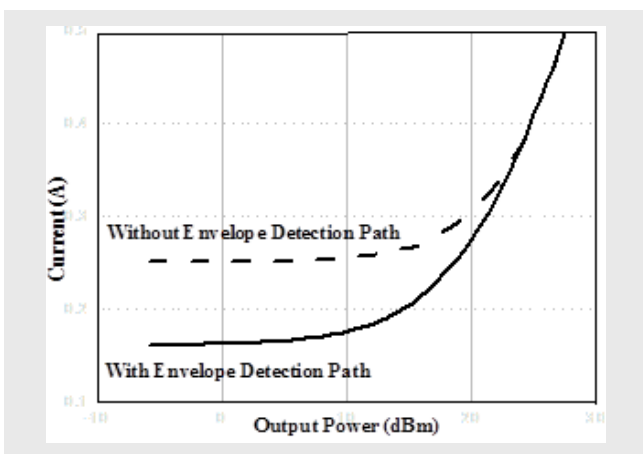


圖 6 有和沒有波包檢測電路對於功率放大器在不同功率模態下的耗電比較圖。

4 · 功率級(Power Stage)功率放大器的設計與實現

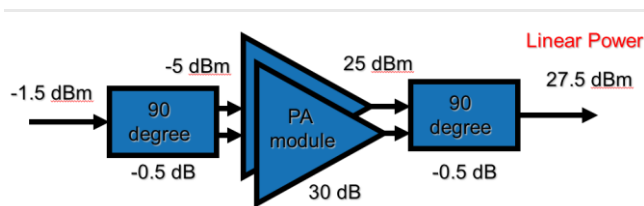


圖 7 功率放大器功率預算分析圖。

第五代行動通訊小型基地台應用之功率放大器(Power Amplifier)往往需要低於 -47 dBc的相鄰通道功率比，以及大於 27 dBm的線性輸出功率，以達到增加通訊距離的目的，實務上常將兩顆功率放大器搭配 90 度耦合器(Quadrature Hybrid)組成平衡式功率放大器(Balanced Power Amplifier)的架構來實現。

如圖七所示，功率放大器的設計規格為，於 $2.5-2.7$ GHz的頻率下，輸出功率大於 25 dBm且於OFDM 20MHz調變信號下同時滿足低於 -45 dBc的相鄰通道功率比，如此搭配 90 度耦合器共同設計而成的平衡式功率放大器模組將可以滿足大於 27 dBm線性輸出功率之目標。

圖八為功率級功率放大器的實作晶片圖，其面積為 0.95 mm²，其中包括功率電晶體Q1、可變電阻電路M1、波包檢測(Envelope Detecting)電路LI和C2與控制電路M2。圖九為功率級功率放大器小訊號參數的模擬和量測結果，模擬和量測的小訊號參數極為一致，在 2.6 GHz的量測小訊號增益參數為 11.63 dB。圖十為功率級功率放大器的效率和增益行為變化圖，依靠如圖三所提出的改良式線性偏壓電路設計，功率級功率放大器的最大振幅失真(AM to AM)僅低於 0.2 dB，因此能滿足第五代行動通訊小型基地台極端嚴格的線性需求。圖十一為功率級功率放大器的效率和相鄰通道功率比，其中功率級功率放大器的效率在輸出功率 26.8 dBm且相鄰通道功率比低於 -45 dBc的條件下，達到大於 15% 的優異表現。最後圖十二呈現功率級功率放大器在 2.6 GHz的相鄰通道功率比量測結果，功率級功率放大器可以在OFDM 20MHz調變信號下，同時達到低於 -50 dBc的相鄰通道功率比和大於 25 dBm線性輸出功率，因此可以證明應用此改良式線性偏壓技術可以提升功率放大器的性能，使其足以滿足第五代行動通訊小型基地台的高線性規範。

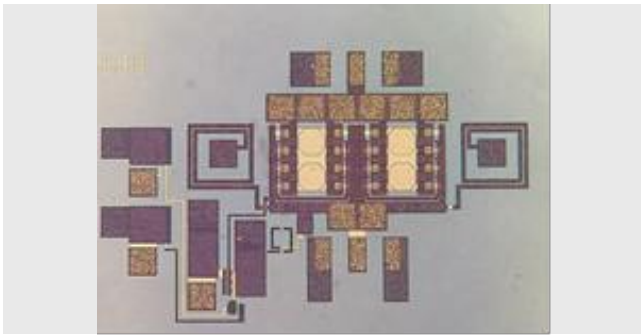


圖 8 功率級功率放大器的晶片實作圖。

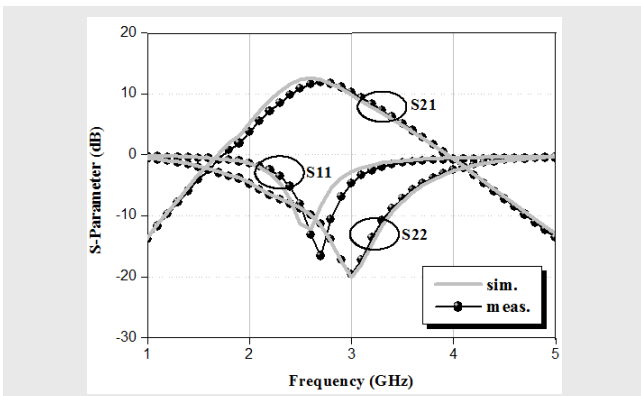


圖 9 功率級功率放大器小訊號參數模擬和量測結果比較圖。

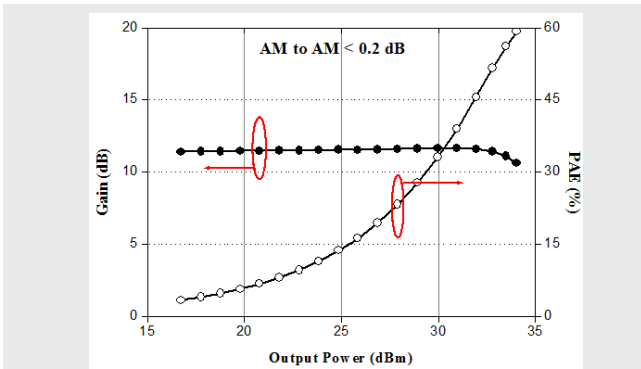


圖 10 功率級功率放大器的效率和增益行為變化圖。

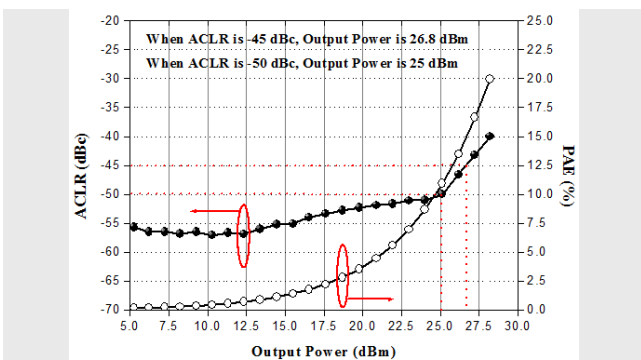


圖 11 功率級功率放大器的效率和相鄰通道功率比。

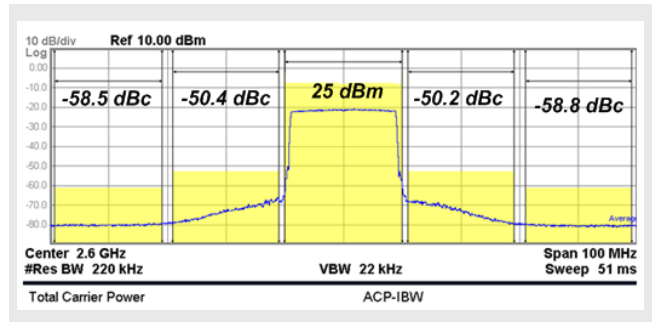


圖 12 功率級功率放大器在2.6 GHz的相鄰通道功率比量測結果。

5. 三級功率放大器的設計與實現

為了達到27dBm線性輸出功率，預計將設計一線性輸出功率為25dBm之功率放大器，再配合90度耦合器合併輸出功率使整個功率放大器模組之線性輸出功率達到27dBm。

圖13為驅動級功率放大器的實作晶片圖，其面積為0.36 mm²，其中包括功率電晶體Q1，並使用傳統射級隨藕偏壓電路。圖14為驅動級功率放大器功率、效率和相鄰通道功率比量測結果，在2.6 GHz的量測功率增益參數為13 dB，其中驅動級功率放大器的效率在輸出功率16.7 dBm 且相鄰通道功率比低於-50 dBc 的條件下，達到大於17%的優異表現。

圖15為功率放大器之功率預算分析圖，依照每一級的增益以及整體效率評估，在所需的線性輸出功率達到效率的要求，其中V2版本使用兩個L11功率電晶體作為第一及第二驅動級，L33功率電晶體作為第三級輸出功率級。其中L11與L33功率電晶體皆已驗證其模擬與量測之大小訊號特性，並以量測之最佳阻抗點為及間匹配之設計目標。預計V2版本之功率放大器在所需的線性輸出功率下可達到9.9%之效率。

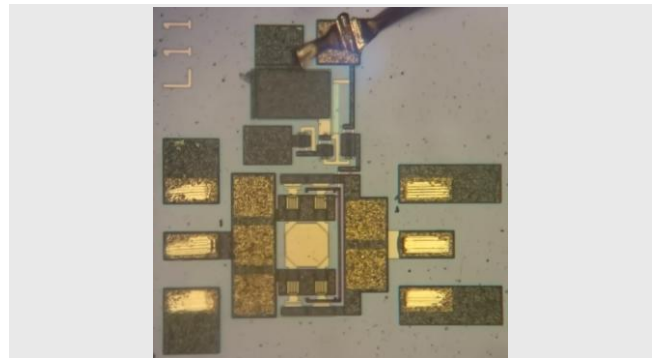


圖 13 驅動級功率放大器的晶片實作圖。

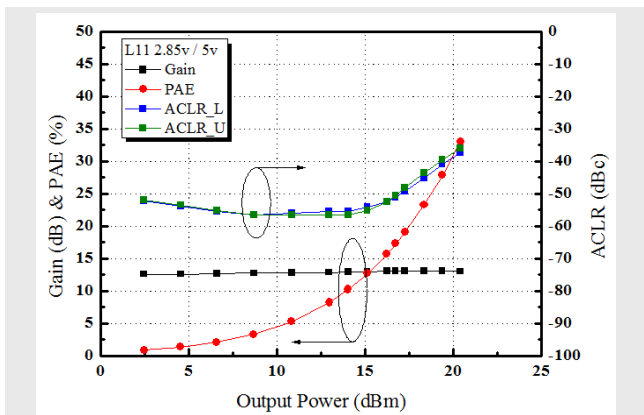


圖 14 驅動級功率放大器的效率和相鄰通道功率比量測結果。

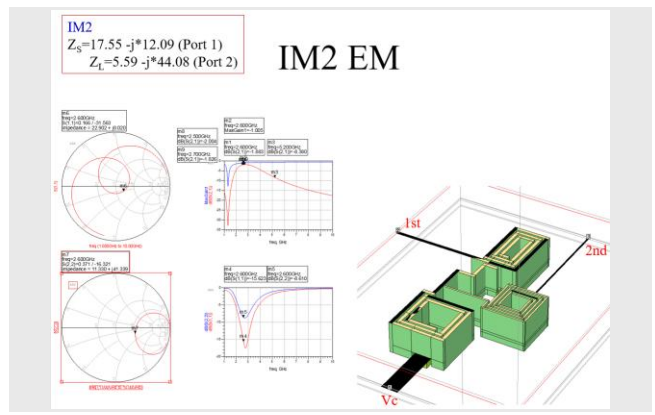


圖 17 三級功率放大器級間匹配(第一、二級)電磁模擬佈局圖。

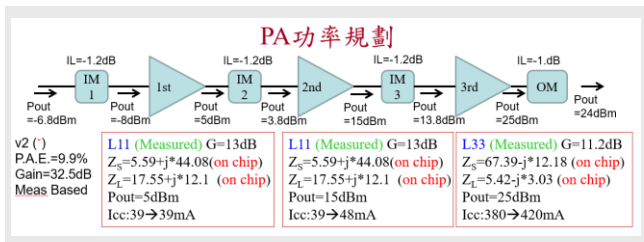


圖 15 三級功率放大器功率規劃圖。

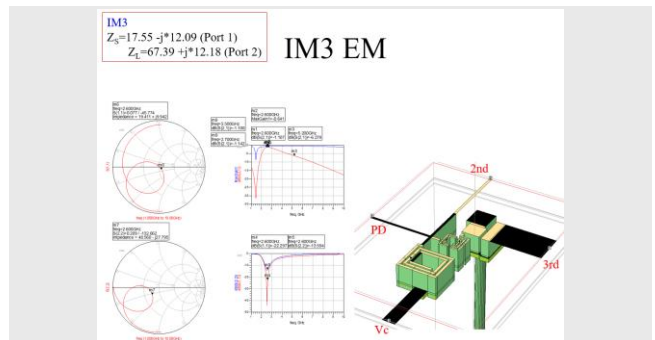


圖 18 三級功率放大器級間匹配(第二、三級)電磁模擬佈局圖。

根據圖 15 中的功率預算分析設計各級級間匹配電路，圖 16 為三級功率放大器輸入匹配電磁模擬結果與佈局圖，圖 17 為三級功率放大器之一、二級級間匹配電磁模擬結果與佈局圖，圖 18 為三級功率放大器級間匹配電磁模擬結果與佈局圖，其中第一級輸入電路的插入損耗 (Insertion Loss ; IL) 為 1.5 dB，第一、二級級間匹配電路的 IL 為 1.9 dB，第二、三級級間匹配電路的 IL 為 1.1 dB。

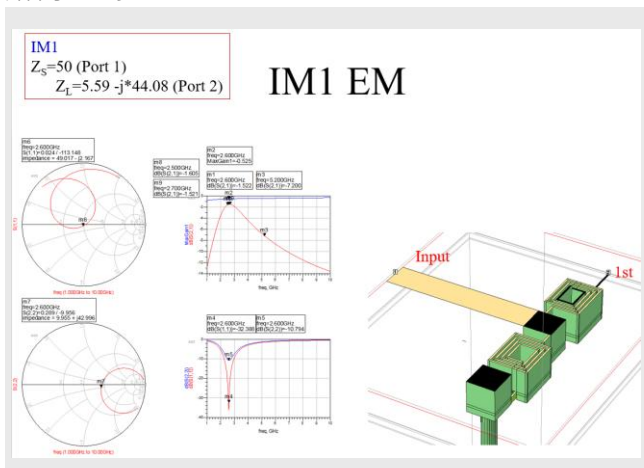


圖 16 三級功率放大器輸入匹配電磁模擬佈局圖。

圖 19 為三級功率放大器的實作晶片圖，其面積為 1.23 mm^2 ，其中包括輸入匹配電路，第一、二級級間匹配電路，第二、三級級間匹配電路，驅動級功率電晶體 L11 與輸出功率級功率電晶體 L33。測試方式為將晶片打線至驗證板上配合負載拉移 (Loadpull) 系統測試性能，輸入阻抗已設計於晶片端匹配至 50 歐姆，輸出阻抗使用 Loadpull 系統來測試功率與線性度及效率特性，圖 20 為三級功率放大器晶片功率測試結果，其 1-tone 功率特性在 Loadpull 系統阻抗測試下，頻率為 2.6 GHz 時的 P1dB 可達到 32 dBm，效率可達 39%，增益為 31.4 dB，並且比較其他不同晶片的測試結果，其 1-tone 特性差異不大，線性功率方面，圖 21 為三級功率放大器相鄰通道功率比量測結果，使用的輸入訊號為 LTE 20 MHz 的調變訊號，其在輸出功率為 25 dBm 時的相鄰通道功率比可達到 -47.2 dBc，圖 22 為三級功率放大器效率和相鄰通道功率比量測結果，在頻率為 2.6 GHz 時的線性功率可達到 25.6 dBm，相鄰通道功率比可達到 -47 dBc，效

率可達17%，增益為31.5dB。圖23為三級功率放大器晶片功率偵測器輸出電壓結果圖，其輸出電壓變化可從0.8V至1.65V。未來可配合基站系統之整合，配合不同輸出功率需求控制所需的輸入功率。

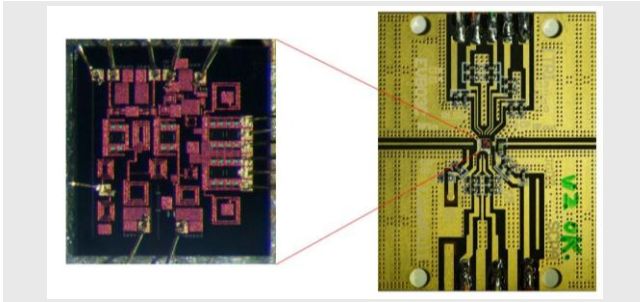


圖 19 三級功率放大器的晶片實作圖。

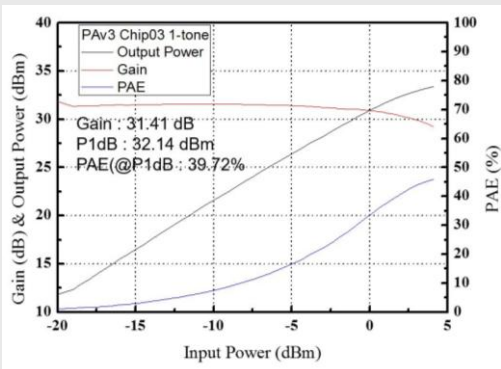


圖 20 三級功率放大器晶片功率量測結果圖。

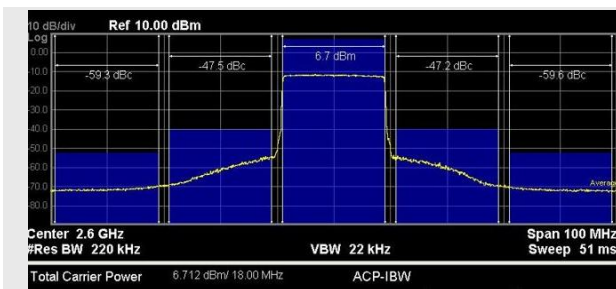


圖 21 三級功率放大器效率和相鄰通道功率比量測結果。

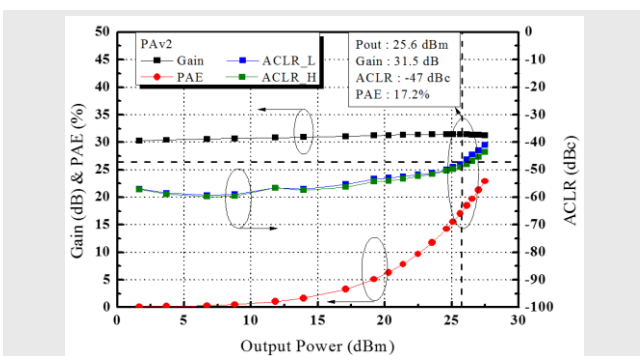


圖 22 三級功率放大器晶片相鄰通道功率比量測結果圖。

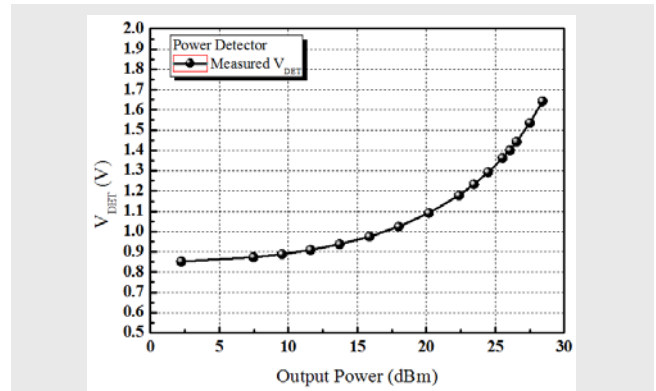


圖 23 三級功率放大器晶片功率偵測器輸出電壓結果圖。

6. 結論

在本文章中，我們實現一適用於第五代行動通訊小型基站之高線性功率放大器，利用波包檢測電路檢測輸入功率放大器訊號的相位和振幅，來動態控制可變電阻電路的電阻值，並透過功率檢測器去採樣功率放大器輸出端的輸出訊號，透過回授的機制調整控制電路的電壓準位，進而對可變電阻電路進行更精確的控制，因此可讓線性偏壓電路具有增益放大(gain expansion)與相位壓縮(phase compression)的特性，以補償功率電晶體的增益壓縮(gain compression)與相位放大(phase expansion)，並增加功率放大器電路的線性度。量測結果方面，功率放大器可涵蓋2500~2700MHz，小訊號增益可大於30dB，在OFDM 20MHz調變信號下，可同時達到低於-48 dBc的相鄰通道功率比(Adjacent Channel Power Ratio; ACPR)和大於25 dBm的線性輸出功率，並且於此同時，達到17%的高效率(high power added efficiency)表現。

表1即為本項設計適用於第五代行動通訊小型基站之高線性功率放大器與國際上既有技術[4]-[6]的比較。本文所提出的改良式線性偏壓電路可以幫助功率放大器提升線性度達到優於其他文獻的成果，並且透過線性度的改善，降低功率放大器的功率退回量(power Back-off)，藉此提升功率放大器在線性輸出功率時的效率，因此可以證明應用此改良式線性偏壓技術可以提升功率放大器的性能，使其在效率及線性度上滿足第五代行動通訊小型基地台的規範。

表 1 第五代行動通訊小型基站之高線性功率放大器與國際上既有技術比較

TABLE I
COMPARISON OF THE PREVIOUSLY REPORTED PAs

Reference	[4]	[5]	[6]	This work
Process	GaAs HBT	0.18 μm SiGe BiCMOS	GaAs HBT	GaAs HBT
Freq. (GHz)	2.05	2.35	2.14	2.6
$P_{1\text{dB}}$ (dBm)	30.8	28.3	34	32.14
$P_{1\text{dB}}$ PAE(%)	52	19	50	39.7
Gain (dB)	35	41.5	28.5	>30
P_{linear} (dBm)	17.5*	20.2* ACLR=-45	22.3* ACLR=-41.9	25.3*
P_{linear} PAE (%)	20	9	13	17
Modulation	LTE 20MHz	LTE 20MHz	LTE 20MHz	LTE 20MHz
Area(mm^2)	0.855	2.6	n/a	1.23

*ACLR=-48 dBc.

參考文獻

- [1] K. Choi, M. Kim, H. Kim, S. Jung, J. Cho, S. Yoo, Y. H. Kim, H. Yoo, and Y. Yang, "A highly linear two-stage amplifier integrated circuit using InGaP/GaAs HBT," *IEEE J. Solid-State Circuits*, vol. 45, no. 10, pp. 2038–2043, Oct. 2010.
- [2] T. Oka *et al.*, "A high-power low-distortion GaAs HBT power amplifier for mobile terminals used in broadband wireless applications," *IEEE J. Solid-State Circuits*, vol. 42, no. 10, pp. 2123–2129, Oct. 2007.
- [3] Y. Wei, J. Staudinger, and M. Miller, "High efficiency linear GaAs MMIC amplifier for wireless base station and femto cell applications," in *Proc. IEEE Topical Conf. PAWR*, Jan. 2012, pp. 49–52.
- [4] U. R. Jagadheswaran, H. Ramiah, P.-I. Mak, R.P. Martins, "A 2 $\mu\text{-m}$ InGaP/GaAs Class-J Power Amplifier for Multi-Band LTE Achieving 35.8-dB Gain, 40.5% to 55.8% PAE and 28-dBm Linear Output Power," *IEEE Trans. Microw. Theory Tech.*, Jan. 2016.
- [5] M. L. Lee, C. Y. Liou, W. T. Tsai, C. Y. Lou, H. L. Hsu, and S.G. Mou, "Fully monolithic BiCMOS reconfigurable power amplifier for multi-mode and multi-band applications," *IEEE Trans. Microw. Theory Techn.*, vol. 63, no. 2, pp. 614–624, Feb.

2015.

- [6] W. L. Ma, et al., "Wide-Band & High Efficiency Small Cell PA Characterized by Dual Band DPD for LTE Carrier Aggregation Application," in *IEEE Eur. Microw. Conf.*, pp. 254–257, Sept. 2015.

作者簡介

李威聰



現任職於工研院資通所無線新應用射頻技術部工程師，畢業於國立台灣大學電信工程學研究所博士班。專長為微波與毫米波射頻電路設計與實現。

[E-mail:itriA20363@itri.org.tw](mailto:itriA20363@itri.org.tw)

沈稚鈞



現任職於工研院資通所無線新應用射頻技術部副工程師，畢業於國立中央大學電機工程研究所碩士班。專長為微波積體電路設計與元件模型分析與建立。

[E-mail:JamesShen@itri.org.tw](mailto:JamesShen@itri.org.tw)

王士鳴



現任職於工研院資通所無線新應用射頻技術部資深工程師，畢業於國立交通大學電信工程學研究所博士班。專長為射頻功率放大器電路設計。

[E-mail:samuelwang@itri.org.tw](mailto:samuelwang@itri.org.tw)